

Chiplet 联盟成立 芯片“摩尔定律”可否被刷新?

本报记者 李玉洋 李正豪 上海报道

经过多年发展,Chiplet(模块芯片)已不再是“少数人的游戏”。

日前,Intel 联合 AMD、Arm、高通、台积电、三星、日月光、谷歌云、Meta、微软等行业巨头成立 Chiplet 标准联盟,制定了通用 Chiplet 的高速互联标准“Universal Chiplet Interconnect Express”(以下简称“UCIe”),旨在共同打造 Chiplet 互联标准,推进开放生态。

对生态建设、产业发展来说,

可“乐高化”的 Chiplet

当靠工艺提升性能临近天花板,单芯片设计的技术路线很难继续走下去。

想要解读 UCIe,必然绕不开 Chiplet。Chiplet 是什么?业界有个十分形象的比喻,即可把 Chiplet 视为乐高积木,它能将采用不同芯片制造厂、不同制程的芯片像搭积木一样进行组装,从而形成一个系统芯片。

“Chiplet 的原型来自于 Marvell 创始人周秀文博士在 ISSCC(国际固态电路峰会)2015 上所提出的 MoChi (Modular Chip,模块化芯片) 架构概念,它类似于乐高积木的基础模块,具有很好的通用性,可以灵活组合成不同的模型(芯片)。”

戴伟民表示,Chiplet 是把一些具备某些具体功能的半导体 IP 先做成一颗颗 die(裸片),再将这些 die 按需要组合在一起,加上必要的电路设计,最后借助先进封装技术做成一颗完整芯片。

在电子创新网 CEO 张国斌看来,Chiplet 概念的提出和势头渐盛与摩尔定律日趋放缓密切相关。“随着半导体工艺制程向 3nm/2nm(纳米)推进,晶体管尺寸已逼近物理极限,继续提升晶体管密度即使在技术上可行,也会带来巨额成本。”他表示,Chiplet 通过一组“小芯片”混搭成“类乐高”的组件来拯救日趋失效的摩尔定律。这是一条和传统 SoC 不一样的技术路线,是 SoC 集成发展到一定程度之后的一种新的芯片设计方式。

“当前主流的系统级芯片都是通过光刻制作到同一晶圆上,以智能手机的 SoC 为例,其内部集成了 CPU、GPU、ISP、NPU、

行业标准的制定尤为关键。截至目前,虽然 Chiplet 还没有统一的中文名,但作为摩尔定律的“救星”,它受到了包括 AMD、Intel、苹果等公司的青睐,越来越多地被应用于它们的产品中。

“这些擅长做‘大芯片’的公司,看到了通过 Chiplet 技术所能带来的性能和成本平衡,于是大力投入。”芯原股份创始人、董事长兼总裁戴伟民告诉《中国经营报》记者,Intel、高通等这些代表了 X86 和 ARM 阵营最有影响力的



Chiplet 越来越受到 AMD、Intel、苹果等半导体公司的青睐。

本报资料室/图

Modem 等不同功能的计算单元和诸多的接口 IP,但这些单元和接口并不都需要先进制程。”王笑龙表示,Chiplet 是把 IP 硬件化,用不同制程的“小芯片”组装成“大芯片”,从而降低成本。

同时,张国斌也表示:“因为先进制程成本非常高昂,特别是模拟电路、I/O(输入/输出端口)等愈来愈难以随着制程技术缩小,而 Chiplet 是将电路分割成独立的‘小芯片’,并各自强化功能、制程技术及尺寸,最后整合在一起,以克服制程难以进一步微缩的挑战。”此外,基于 Chiplet 还可以使用现有的成熟芯片来降低开发和验证成本。

此前,AMD 团队曾对外表示:“集成芯片的制造成本一直在稳步攀升,在最新一代芯片中,由于增加了掩模层(如多种图案)、更具挑战性和更复杂的制造(先进冶金、新材料)等原因,成本急剧上升。处理器制造商不仅要为每一个新的工艺节点等待更长的时间,而且当技术可用时,他们还必须支付更多的费用。”

在 UCIe 联盟官网发布的白皮书中,Intel 首席架构师沙尔玛对 Chiplet 的商业价值进行了总结,包括更小面积的单一功能裸

公司都在牵头制定 Chiplet 标准,这使得 UCIe 有很大可能将成为主流标准,加上 ASE、台积电等领先的封装厂都参与其中,这对 Chiplet 标准联盟发展 Chiplet 的核心封装技术是一个有力保障。

不过,国内半导体研究机构芯谋研究总监王笑龙则表示,UCIe 的制定是 Chiplet 生态发展的前提条件,不是所有类型芯片都能从 Chiplet 这种技术方向中受益,Chiplet 能为大型 SoC(系统级芯片)提供可选方案,但不要神化它。



Chiplet 越来越受到 AMD、Intel、苹果等半导体公司的青睐。

本报资料室/图

片有利于制造环节良率控制,产能爬坡;从设计角度看,能够有效降低投资,节省不必要的跨工艺节点 IP 移植成本,缩短上市周期;不同计算、存储、I/O 芯片(die)的灵活组合,使敏捷芯片定制成为可能。

当靠工艺提升性能临近天花板时,单芯片设计的技术路线很难继续走下去,于是在这样的背景下,将不同功能模块从单个裸片上解耦的 Chiplet 被业界寄予厚望。

戴伟民进一步指出,AMD 领先业界一步,首先用 Chiplet 的架构做成了商用芯片,以解决当时计算类 IP 和接口类 IP 在先进工艺节点上发展进程不匹配的问题,“AMD 最终发现用 Chiplet 的方式,在较大规模的芯片设计中具有非常优秀的性价比;随后 Intel、苹果也相继推出了基于 Chiplet 架构的芯片”。

记者了解到,AMD 第二代 EPYC 7002 系列处理器通过采用 Chiplet 设计,为 x86 服务器带来了高达 64 核心 128 线程的超强算力;无独有偶,Intel 的 Stratix 10 GX 10M FPGA 也采用了 Chiplet,而苹果最新发布的 M1 Ultra 芯片,也是在 Chiplet 上的一次成功尝试。

Chiplet 技术与规模化之间的桥梁

在技术成熟与形成商业潮流之间,Chiplet 厂商还需搭起一座互联接口标准化的“桥梁”。

要知道面对成千上万种的“乐高积木”,用户能做任意组合、拼接,依靠的是统一的接口。对于 Chiplet 来说,这种统一的接口就是 die-to-die 之间的互联接口和协议。

然而,芯片巨头们此前在探索 Chiplet 时各自为战,都在力推自己的高速互联协议标准。比如,Intel 免费向外界授权的 AIB 高级接口总线协议,台积电和 Arm 合作推出的 LIPINCON 协议,英伟达用于 GPU 的高速互联方案 NV Link,Marvell 在推出模块化芯片架构时采用的 Kandou 总线接口等。

“各家半导体 IP 提供商,只要拥有一定的芯片设计能力,都可以生产 Chiplet,但是不同厂商之间的 Chiplet 如果没有统一的接口,就无法相互之间进行通信和协同。”戴伟民表示,这样的话,各厂商的 Chiplet 就会形成孤岛,不能和其他 Chiplet 进行组合和配对,市面上就没有足够的可供灵活选择使用的 Chiplet,这个技术就不会得到广泛的使用。

行业影响几何?

需要指出的是,不是所有类型的芯片都能从 Chiplet 技术方向受益。

戴伟民说,从产业发展现状来看,除了如 AMD、Intel 推出了基于 Chiplet 技术的芯片产品外,目前台积电、三星、长电科技等的封测厂商都在积极发展相关的 2.5D、3D 封测技术,EDA 公司也在发展相关的设计工具来实现自动系统划分和单元模块的 3D 堆放等。

“Intel、AMD、微软、高通、Arm、谷歌的参与,表明了 x86 和 ARM 阵营最有影响力的公司都支持这个标准,这使得 UCIe 有很大的可能性将成为主流标准,加上领先的封装厂比如 ASE、台积电、三星都参与其中,对该组织发展 Chiplet 的核心封装技术是一个有利的保障,因此我们应该密切关注这个标准的发展。”行业巨头的牵头,让戴伟民对 Chiplet 未来发展很是看好。

戴伟民还指出,Chiplet 实际上是将部分特定的半导体 IP 做成通用的 die,因此具有芯片设计能力的 IP 企业在产业链中也占据重要的地位。基于“IP 芯片化”和“芯片

在技术成熟与形成商业潮流之间,Chiplet 厂商还需搭起一座互联接口标准化的“桥梁”。搭建桥梁,正是 UCIe 所试图发挥的作用。

根据白皮书介绍,UCIe 提供了物理层裸片间通信的电气信号、时钟标准、物理通道数量等规范,至于具体物理实现结构则不做限制;为了适配不同厂商的封装方法,白皮书还专门划分出针对“标准封装”“先进封装”的不同标准。其中,标准封装属于入门级,只能用在不追求高性能的芯片中,而其所列出的三种先进封装方式分别为 Intel EMIB、台积电 CoWoS、日月光 FoCoS-B。

据了解,UCIe 是一种分层协议,具有物理层和 die-to-die 适配器,协议层则运行在物理层之上。此次 UCIe 联盟没有采取激进的方法,而是在 UCIe 1.0 规范中选择了成熟的 PCIe (PCI Express) 和 CXL (Compute Express Link) 互联总线标准。

这意味着 UCIe 标准正在以一个完整且经过充分验证的协议层

平台化”的理念,芯原近期推出的高端应用处理器平台就是采用了 Chiplet 的架构所设计。

“从市场应用来看,我认为平板电脑、自动驾驶、数据中心将是 Chiplet 率先落地的应用领域。平板电脑需要各种不同功能的异构处理 IP,数据中心要集成很多通用的高性能计算模块,这些都是 Chiplet 的最佳使用场景。”戴伟民进一步表示,Chiplet 也非常适用于汽车电子,“我们把计算和功能模块,做成一颗颗积木一样的‘小芯片’,每一颗‘小芯片’单独做好车规验证工作,然后在升级汽车芯片的时候,像搭积木一样拼装起来,性能要求越高,加进去的‘小芯片’就越多,而不需要每次升级都从头设计一颗‘大芯片’,再重新走车规流程。这种模式也可以增加汽车芯片的可靠性,因为几颗 Chiplet 同时失效的几率远远小于一颗汽车芯片失效的几率。”

不过,在参与 UCIe 标准制定的发起者中没有一家是大陆企业,这

开始运行,PCIe 协议提供广泛的互操作性和灵活性,而 CXL 可用于更高级的低延迟/高吞吐量连接,如内存、I/O 以及 GPU 等加速器、缓存。更为重要的是,设计者和芯片制造商都可以利用现有的 PCIe/CXL 软件,进一步降低了开发功能。

UCIe 联盟的主要功能和作用是什么?对此,Intel 表示,UCIe 联盟代表一个多样化的市场生态体系,将满足客户对于更加定制化的封装层级整合需求,从一个可互通、多厂商的生态系,连结同级最佳芯片到芯片互连和协定。

而 ARM 公司则指出,UCIe 是一个新的行业联盟,旨在建立一个 die-to-die 的互联标准,并促进一个开放的 Chiplet 生态系统,同时满足客户对更多可定制化的封装级集成的要求,将一流的 die-to-die 的互联与协议从一个可互用且多厂商的生态系统连接起来。

在戴伟民看来,UCIe 联盟主要功能是搭建互联互通的统一标准,推动 Chiplet 生态的发展,从而促进 Chiplet 技术的产业化落地。

是否对本土公司造成影响?对此,戴伟民表示:“这个标准虽然目前是海外公司在牵头,但事实上 UCIe 原则上来说是开放免费的,本土公司也可以申请加入。其实在该标准早期成形中,芯原和一些本土公司都参与了讨论。”

需要指出的是,不是所有类型的芯片都能从 Chiplet 技术方向受益。有分析人士指出,UCIe 是否具有持续的市场前景,主要还是看未来 Chiplet 与高度集成的单片芯片是否会形成差异化的市场结构。

芯谋研究分析师王立夫也表达了类似观点。“UCIe 产业联盟所带来的影响短期内还看不到,长期得看几家龙头企业合作情况,如果真发展得好的话,未来很多大芯片(DPU、CPU、GPU)都会用上。”他说。

王笑龙也表示:“Chiplet 对芯片性能提升比较有限,成本节省也有限,能给大型 SoC 提供可选方案,但不要神化它。”

芯片代工市场持续升温 大陆厂商份额接近 10% 大关

本报记者 谭伦 北京报道

新冠肺炎疫情反复之下,延续已近两年的全球芯片产能短缺潮仍在持续,但这似乎并未妨碍整个产业的热度,尤其是在汽车、手机芯片为代表的需求拉动下,全球芯片市场继续呈现上扬态势。

近日,半导体研究机构 IC Insights 发布最新研究报告显示,

成熟制程需求拉动

由于众所周知的外部禁令阻碍,以中芯国际为首的大陆的芯片代工产业自 2020 年以来,就面临极大的市场压力。不管是先进制程的差距,抑或是受迫于断供国内主要客户带来的销售损失,都给中国芯片制造企业带来了极不稳定的市场风险以及低市场预期。

但市场业绩却最终给出了相反的答案。《中国经营报》记者统计 2021 年财报信息显示,中芯国际 2021 年全年实现营收 54.43 亿美元,同比增长 39.32%,净利润 17.02 亿美元,同比增长 137.81%;华虹集团全年营收则为 16.31 亿美元,同比增长 69.64%,归属母公司净利润 2.12 亿美元,同比增长 113.26%。

得益于 5G 智能手机和其他终端芯片的强劲推动,2021 年全球晶圆代工市场的同比增幅达到 26%,实现继 2020 年增幅 21% 后的又一新高。

值得注意的是,大陆厂商的此次表现可圈可点。其中,中芯国际的销售额在 2020 年 25% 增长的基础上,2021 年再度大增 39%,同时,华虹集团 2021 年的营收增长率更是

接近惊人的 70%,整整两倍多于全球代工市场的增速。两家公司的带动,也令大陆公司在全球纯晶圆代工市场的份额,从 2021 年的 7.6% 增加了 0.9 个百分点,达到 8.5%,接近 10% 大关。

而凭借上述成绩,中芯国际与华虹集团也成功跻身全球晶圆代工十强。据 TrendForce 发布 2021 年第四季前十大晶圆代工厂商排

名的需求都集中在 28nm 以上。”CHIP 全球测试中心中国实验室主任罗国昭告诉记者,包括目前需求最大的汽车芯片、存储芯片、模拟芯片、MCU、电源管理、传感器、5G 射频芯片等大部分是使用 28nm 及 40nm 制程工艺,而这也是中芯国际和华虹集团订单增长的主要来源。

记者查阅已公布的 2021 年第四季财报发现,成熟工艺平台需求强劲,使得中芯国际产能利用率接近满载,其中 55/65nm 的份额占比达 26.8%,14/28nm 的营收占比也提升至 18.6%,而这一数字在 2020 年同期仅为 5.0%。

据 IC Insights《2020—2024 年全球晶圆产能》显示,未来两年,40nm

名显示,前十依次为台积电、三星、联电、格芯、中芯国际、华虹集团、积电、世界先进、高塔半导体、晶合集成。

IC Insights 报告预测,2022 年全球晶圆代工市场规模还将增长 20%,达到 1321 亿美元。公开数据显示,如果增长率达到该预期,那 2020—2022 年将成为自 2002—2004 年后,增长幅度最为强劲的三年。

依照目前增长率,SIA 预计,到 2024 年大陆半导体产业的年收入将达到 1160 亿美元,超过 17.4% 的全球市场份额,这将使大陆在全球市场份额上仅次于美国和韩国。

多位产业人士在与记者交流过程中指出,政策支持、产业投入及国内自身的需求成为我国半导体产业近年来强势崛起的重要因素。

以产业大基金为例,记者注意到,2013 年我国集成电路产业规模尚只有 2500 亿元,2014 年 6 月 24 日《国家集成电路产业发展推进纲要》推出后,大基金一期与二期相继成立,截至 2021 年底累计投资金额超过 1700 亿元。而在产出方面,2020 年为止,我国集成电路产业规模达到 8848 亿元,2021 年

大陆市场全面崛起

而在芯片代工制造企业链之外,从设计、封装到应用产业整个环节,大陆市场都呈现全面崛起的姿态。

美国半导体行业协会(SIA)近日发布报告指出,五年前,大陆的半导体器件销售额只有 130 亿美元,仅占全球芯片销售额的 3.8%。而到了 2020 年,大陆半导体行业实现了前所未有的 30.6% 的年增长率,年总销售额达到 398 亿美元,占据全球半导体市场 9% 的份额。

依照目前增长率,SIA 预计,到 2024 年大陆半导体产业的年收入将达到 1160 亿美元,超过 17.4% 的全球市场份额,这将使大陆在全球市场份额上仅次于美国和韩国。

多位产业人士在与记者交流过程中指出,政策支持、产业投入及国内自身的需求成为我国半导体产业近年来强势崛起的重要因素。

以产业大基金为例,记者注意到,2013 年我国集成电路产业规模尚只有 2500 亿元,2014 年 6 月 24 日《国家集成电路产业发展推进纲要》推出后,大基金一期与二期相继成立,截至 2021 年底累计投资金额超过 1700 亿元。而在产出方面,2020 年为止,我国集成电路产业规模达到 8848 亿元,2021 年

将突破 10000 亿元,8 年内产业规模翻了接近两番。

“半导体是资金密集型产业,没有巨大的资金投入很难发展起来。”季维指出,大基金让中国芯片产业收益良多,目前也证明是一条行之有效的道路。

不过,虽然发展较快,但中国半导体仍然面临粗放型挑战。罗国昭指出,以先进制程为例,虽然目前市场对于成熟制程的需求仍足够中国企业消化很久,但长期来看,先进工艺技术上的落后会产生一些弊端,而这也是目前产业突破的方向。

记者注意到,2021 年,国内已宣布新增 28 个晶圆厂建设项目,新计划资金总额为 260 亿美元,中芯国际和其他中国半导体公司也宣布在未来将建设更多工厂,增加产量与发展先进工艺。

SIA 预计,种种迹象表明,中国半导体芯片销售的快速增长可能会持续,这在很大程度上归功于中国官方的坚定承诺以及强有力的政策支持。尽管中国要赶上现有的行业领导者还有很长的路要走,尤其是在先进节点代工生产、设备和材料方面,但随着中国加强对半导体自力更生的关注,预计未来十年差距将进一步缩小。

下转 C3